南京理工大学

2008年硕士学位研究生入学考试试题

试题编号:2008006018

考试科目:计算机专业基础(满分150分)

考生注意:

(1) 所有答案(包括填空题)按试题序号写在答题纸上,写在试卷上不给分。

(2) 本试卷共有三部分组成,其中第一部分为"计算机组成原理",第二部分为"数据结构",该两部分共100分,所有考生必做。第三部分有"离散数学"和"操作系统"各50分,考生可选做其中之一。若两者均做,将按"离散数学"阅卷。请在解答第三部分试题时,注明所选考试科目名称。

一、 计算机组成原理部分(共50分)

(一)简答题(本题12分)

1、 中断是计算机的处理一些意外事件和特殊请求的重要机制,一旦有中断请求,CPU则响应,并进入中断周期。请问中断周期(又称中断隐指令)的主要任务是什么? (本小题4分)

2、 某双面磁盘,每面有220道,已知磁盘转速r=3000转/分,数据传输率为17500B/S,请问磁盘的总容量是多少? (本小题4分)

3、 在CPU与DMA控制器共享总线的结构中,DMA都采用哪些传送方式实现外设和主存之间的数据传送? (本小题4分)

(二)单项选择题:(本题共9分,在每小题的四个备选答案中,选出一个正确的答案。)

1、 设某浮点格式为16位,最高1位为数符、最低8位是尾数值,尾数采用补码形式,阶码用移码表示(1位阶符、6位阶值)。若十进制数为-143,则其规格化的浮点数是_____。(H表示十六进制)

① C871H ② 8871H ③ E572H ④ 8143H

2、 主存储器和CPU之间增加cache的目的是_____。

① 扩大主存储器的容量
② 扩大CPU中通用寄存器的数量
③ 解决CPU和主存之间的速度匹配问题
④ 既扩大主存储容量又扩大CPU通用寄存器数量

3、 当采用_____对设备进行编址情况下,需要专门的I/O指令组。

① 统一编址法
② 单独编址法
③ 两者都是
④ 两者都不是

4、 指令系统中采用不同寻址方式的目的主要是_____。
① 缩短指令长度，扩大寻址空间，提高编程灵活性
② 实现存储程序和程序控制
③ 可以直接访问外存
④ 提供扩展操作码的可能并降低指令译码难度

5、 奔腾 CPU 内的浮点处理单元采用的浮点格式符合_____ 标准。
① ASCII ② GB2312 ③ IBM360 ④ IEEE754

6、 为了更好地实现计算机的多级子程序嵌套调用，需要_____支持。
① 累加器 ② 堆栈 ③ 光盘 ④ 磁盘

7、 运算型指令的寻址与转移性指令的寻址不同点在于_____。
① 前者是短指令，后者是长指令
② 前者是长指令，后者是短指令
③ 后者取操作数，前者决定程序转移地址
④ 前者取操作数，后者决定程序转移地址

8、 在单级中断系统中，CPU 一旦响应中断，则立即关闭_____标志，以防止本次中断服务结束前同级的其他中断源产生另一次中断进行干扰。
①中断允许 ②中断请求 ③独立请求 ④中断屏蔽

9、 流水处理器中本条指令的结果是后继指令的操作数源，则存在_____。
① 资源相关 ② 控制相关 ③ 数据相关 ④ 中断相关

（三）图 1.1 为一个可以实现补码加法、减法和补码一位乘法的简单逻辑框图。（C 寄存器具有右移功能，门电路可自选，但需标明功能；本题 10 分）

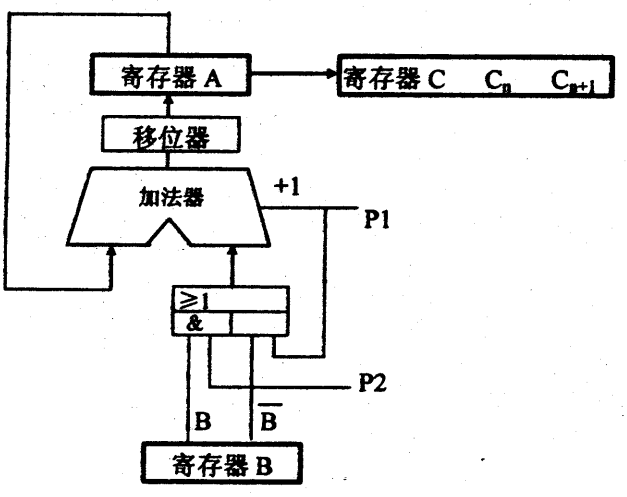


图 1.1

1、请指出 A、B、C 寄存器分别在加、减、乘运算中的用途。（本问 4 分）
2、若加、减、乘的控制信号分别为 ADD、 SUB、 MUL，请写出 P1、P2 的逻辑表达式，并设计其形成电路。 （本问 6 分）

（四）设某机指令长为 16 位，每个地址码长为 4 位，试用扩展操作码方法设计指令格式。其中三地址指令有 10 条，二地址指令为 90 条，单地址指令 84 条，还有若干零地址指令。现给定带有使能端（低电位有效）的 4-16 译码器（译码器输出低电位有效），其它逻辑门电路自选，但需说明所选电路功能，

试问：（本题 9 分）

1、零地址指令最多有多少条？（本问 5 分）

2、若指令已在指令寄存器 IR 中，怎样设计指令译码 ID 部件？（本问 4 分）

（五）假设某计算机的运算器框图如图 1.2 所示，其中 ALU 为 16 位的并行加法器（高电平工作），低位进位位 C_0 取值为 0 或 1，S_A、S_B 为 16 位暂存器，接收数据分别受 P_A、P_B 控制，且 Reset 信号用于给 S_B 复位（清零），L_{DALU}、$L_{D\overline{ALU}}$ 信号分别控制 S_B 的原值输出和反值输出，4 个 16 位的通用寄存器（R_0~R_3）由 D 触发器组成，并由原端（Q 端）输出。（本题 10 分）

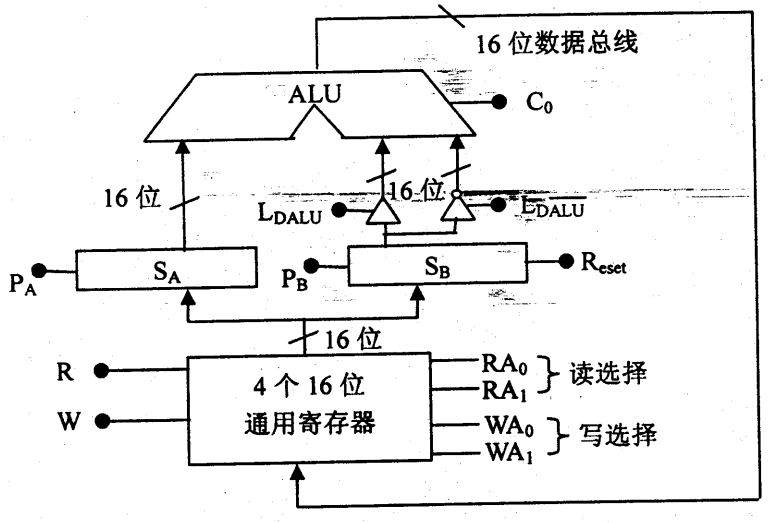


图 1.2

通用寄存器（R_0~R_3）的读写控制如表 1.1 所示：

表 1.1 寄存器读写控制表

读控制				写控制			
R	RA_0	RA_1	选择	W	WA_0	WA_1	选择
1	0	0	读 R_0	1	0	0	写 R_0
1	0	1	读 R_1	1	0	1	写 R_1
1	1	0	读 R_2	1	1	0	写 R_2
1	1	1	读 R_3	1	1	1	写 R_3
0	×	×	×	0	×	×	×

（注：×表示不工作）

1、请简述控制器的微程序设计基本思想。（本问 3 分）

2、请用水平型微程序方法设计微指令控制字段的格式（暂不考虑后继地址）。（本问 4 分）

3、请给出实现减法$(R_1) - (R_2) \rightarrow R_3$运算的控制信号序列。（本问 3 分）

二、 数据结构部分(共 50 分)

（一）填空（本题 15 分，每个空格 1.5 分）

1、对序列{50，37，66，98，75，12，26，49}进行树型选择排序，画出选出 12，和 26 的两棵二叉树____(1)____。

2、已知一棵完全二叉树共有 892 个结点，则该二叉树的高度是__(2)__，叶子数是__(3)__，度为 1 的结点数是__(4)__， 最后一个非叶结点的序号是__(5)。 （注：二叉树结点按自然数顺序从 1 开始从上到下，同一层从左到右编号）

3、下面的算法是求有向图中所有顶点入度的算法，请在空格处填入适当的语句。

```
void FindIndegree(ALGraph G, int indegree[vexnum]) {
  for(i=0;i<vexnum;i++) indegree[i]=0;
  for(i=0;i<vexnum;i++)
    for(p=G. vertices[i]. firstarc; p; ____(6)____ )
      {__(7)____;
       indegree[k+1]++;
      }//for p
  }//for i
}// FindIndegree
```

4、设哈希表长为 14，哈希函数是 H(key)=key%13,表中已有数据的关键字为 16,30,44,58 共四个，现要将关键字为 82 的结点加到表中，用二次探测再散列法解决冲突，则放入的位置是__(8)__；用线性探测再散列法解决冲突，则放入的位置是__(9)__。

5、在 B_树中删除关键字 Ki，若 Ki 为非终端结点中的关键字，则以__(10)代替 ki

（二）简答（本题 15 分）

1、用类 C 的类型说明定义树的二叉链表（孩子-兄弟）存储结构。 （本小题 2 分）

2、给出图 2.1 树的先序遍历和后序遍历序列。（本小题 2 分）

3、将图 2.1 的树转换成二叉树，并画出该二叉树的二叉链表存储表示。（本小题 4 分）

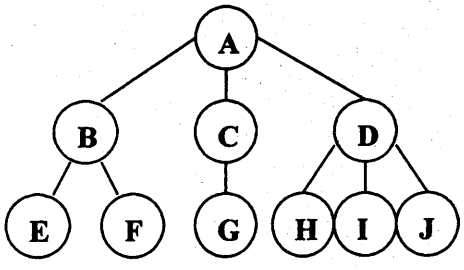


图 2.1

4、AOE 网可以表示某个工程，在网中顶点表示事件，有向弧表示活动。给出求 AOE 网中某个事件 j 的最早发生时间 Ve(j)和最迟发生时间 Vl(j)的式子；如果活动 ai 由弧<j,k>表示，持续时间记为 dut<j,k>,则：活动的最早开始时间 e(i)和最迟开始时间 l(i)如何求出？（本小题 4 分）

5、写出前序遍历二叉树的递归算法。（本小题 3 分）

（三）设关键字序列为{4，6，7，8， 9 ，10，12 }，试解答：（本题 12 分）

1、请对该关键字序列构造一棵平衡二叉树，画出树的生成过程和所进行的平衡操作。（本问 2 分）

2、计算该平衡二叉树所有叶结点的带权路径长度之和，并给出树的深度。（本问 4 分）

3、画出删除该平衡二叉树关键字为 8 的结点后的平衡二叉树。（本问 2 分）

4、若将该关键字序列作为查找表，请计算在表中查找 5 所进行的比较次数。（本问 2 分）

5、将序列建成大顶堆。（本问 2 分）

（四）现给出数据类型描述如下所示。请用类 C 语言设计一个算法，将 sl 中，所有结点的原有次序保持在各个结点的 next 域中，利用 pre 域把所有结点按照其值从小到大的顺序连接起来。（本题 8 分）

类型定义为：

```
 # define M 1000 //链表最大长度
typedef   struct{
      ElemType     data;
       int            pre;
      int             next;
} component, SLinkList[M ];
```

假设 sl 为 SLinkList 类型的双向链表，sl[0].next 指向表的第一个结点。